

Nom i cognoms:.....

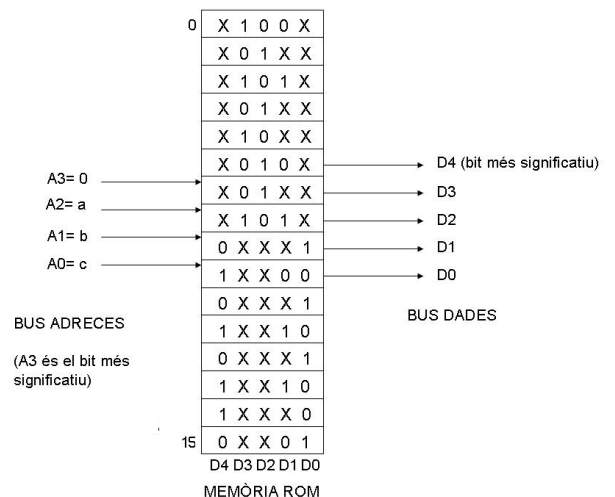
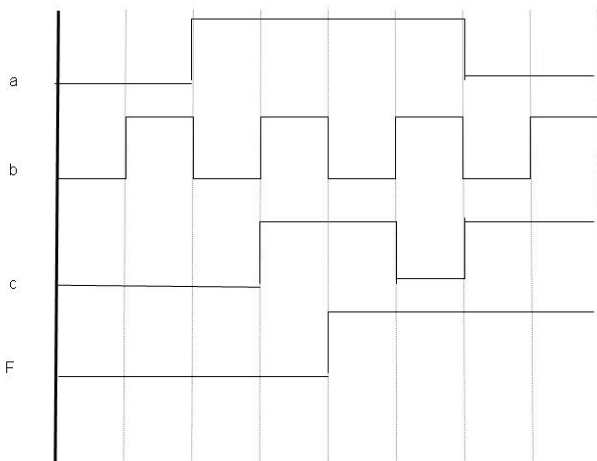
**PROVA DE TEST**

Temps: 36/60 minuts. Obtenint 3 o més punts sobre 10, la prova puntuarà el 50% del total de l'examen. Cal posar la resposta de cada pregunta al quadre corresponent. Cada resposta mal contestada descompta ¼. Les notes es publicaran a partir del dia 23 a la pàgina web de l'assignatura. La revisió de l'examen es farà el dia 27 a les 12:00h. Els alumnes que tenen una nota de més de 4.5 del primer examen parcial, només han de respondre les preguntes a partir de la 9 (inclosa), excepte els que vulguin pujar nota.

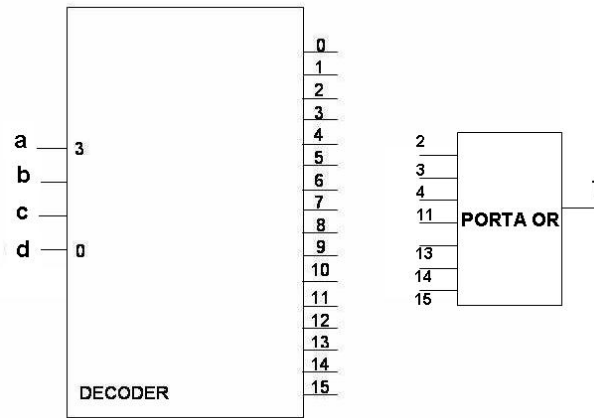
A les preguntes on no hi ha un enunciat que ho especifiqui, s'ha d'entendre que es demana quina és l'afirmació correcta.

Pregunta	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	
Resposta																					

- El resultat, emprant 16 bits en  $C_2$ , de sumar els números de 4 bits  $1110_b$  i  $1101_b$  expressats en  $C_2$  és:
  - $000B_h$
  - $FFFB_h$
  - $FF11_h$
  - $0011_h$
  - Overflow
- Si es té una memòria de 4096 posicions de 16 bits, quina de les següents combinacions es correspon a l'estructura d'aquesta memòria?
  - Un bus d'adreces de 16 bits i un bus de dades de 12 bits.
  - Un bus d'adreces de 12 bits i un bus de dades de 4 bits.
  - Un bus d'adreces de 4096 bits i un bus de dades de 16 bits.
  - Un bus d'adreces de 4096 bits i un bus de dades de 4 bits.
  - Un bus d'adreces de 12 bits i un bus de dades de 16 bits.
- L'expressió  $((A + B') \cdot C)' \cdot (A + B) \cdot (A + C)'$  és igual a:
  - $A' \cdot B \cdot C'$
  - $A' + B$
  - 0
  - $A + D'$
  - B
- La funció  $F(a, b, c)$  del circuit de la figura es correspon a una de les línies del bus de dades de la memòria ROM. A quina (a és la variable de més pes)?
  - D4
  - D3
  - D2
  - D1
  - D0



5.- Quina funció combinacional implementa el circuit de la figura següent (a és la variable de més pes)?

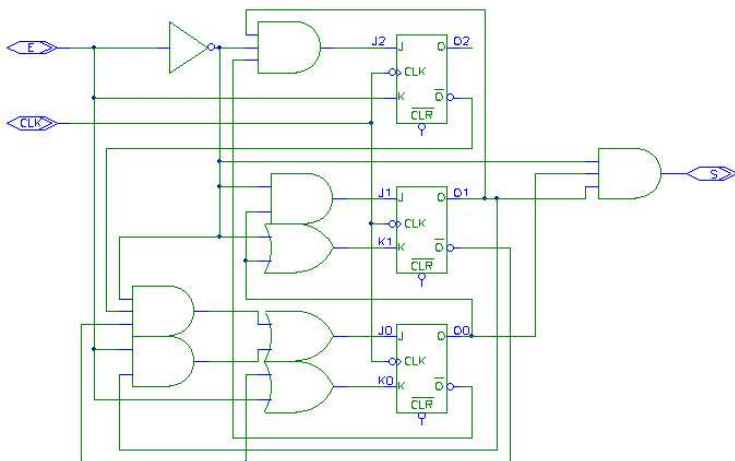


- $f(a,b,c,d) = M_2 \cdot M_3 \cdot M_4 \cdot M_{11} \cdot M_{13} \cdot M_{14} \cdot M_{15}$
- $f(a,b,c,d) = \Pi_4(2, 3, 4, 11, 13, 14, 15)$
- $f(a,b,c,d) = \Sigma_4(0, 1, 5, 6, 7, 8, 9, 10, 12)$
- $f(a,b,c,d) = b'cd + a'b'c + a'bc'd' + abd + abc$
- $f(a,b,c,d) = ab + c'$

6.- Suposant que es té un biestable de tipus D, activat per flanc de pujada, que té entrades assíncrones *Preset* i *Clear* (actives a nivell baix). Suposeu que tant l'entrada D, com les entrades assíncrones de *Preset* i *Clear* estan connectades a 1.

- La sortida Q sempre està a 1.
- La sortida Q sempre està a 0.
- La sortida Q es comporta com un biestable de tipus T actiu per flanc de pujada.
- Les entrades assíncrones *Preset* i *Clear* van canviant d'estat amb cada cicle de rellotge.
- El comportament de la sortida Q està oscil·lant de forma permanent mentre el senyal de CK està a nivell alt.

7.- El circuit de la següent figura es correspon a:



- Una màquina de Moore, amb una entrada i un màxim de 8 estats.
- Una màquina de Moore, amb dues entrades i un màxim de 3 estats.
- Una màquina de Mealy, amb una entrada i un màxim de 3 estats.
- Una màquina de Mealy, amb dues entrades i un màxim de 3 estats.
- Una màquina de Mealy, amb una entrada i un màxim de 8 estats.

8.- S'ha dissenyat una màquina seqüencial que té 7 biestables. Cada estat té associats 10 senyals de sortida. Per canviar d'un estat a un altre es tenen en compte els 6 bits de l'entrada. Quin és el màxim número d'estats que té aquest sistema seqüencial?

- a. 6                      b. 7                      c. 100                      d. 128                      e. 256

9.- Quin valor s'hauria de tenir a la posició 102 de memòria si es vol decrementar la posició 103 en dues unitats amb la instrucció *add 102, 103*?

- a. 2                      b. 0xFFFF                      c. 102                      d. 0xFFFE                      e. *add 102,103*

10.- La Unitat de Control d'una màquina té 47 estats, 5 variables d'entrada i 24 de sortida. Quantes variables d'estat intern té?

- a. 5                      b. 3                      c. 6                      d. 24                      e. 47

11.- Quan a la fase d'una instrucció s'escriu:  $IR \leftarrow (PC)$ ;  $PC \leftarrow PC + 1$ , vol dir que es

- a. posa el contingut de l'adreça de memòria indicada pel registre comptador de programa al registre d'instrucció, i s'incrementa en una unitat la mateixa posició de memòria.
- b. posa el contingut de l'adreça de memòria indicada pel registre comptador de programa al registre d'instrucció, i s'incrementa en una unitat el comptador de programa.
- c. posa el contingut del registre comptador de programa al registre d'instrucció, i s'incrementa en una unitat el comptador de programa.
- d. posa el contingut del registre comptador de programa al registre d'instrucció, i s'incrementa en una unitat la posició de memòria que indica el registre d'instrucció.
- e. posa el contingut del registre d'instruccions al registre comptador de programa i s'incrementa en una unitat el comptador de programa.

12.- Sobre la MS1, quina d'aquestes afirmacions **no és correcta**?

- a. L'ALU forma part de la Unitat de procés.
- b. Les instruccions que es volen processar es guarden al registre B.
- c. Per escollir l'adreça de memòria a la qual es vol accedir es fa servir un multiplexor.
- d. La MS1 és un processador construït segons l'arquitectura de *Von Neumann*.
- e. El bus és un camí de comunicació entre components del sistema.

13.- Quina de les següents fases **no forma part** del procés d'execució d'una instrucció de la MS1?

- a. Cerca d'operands a memòria.
- b. Descodificació de la instrucció.
- c. Escripció del flag FZ a memòria.
- d. Execució de la instrucció i emmagatzament del resultat.
- e. Cercar la instrucció a la memòria.

14.- Quantes vegades s'executarà la instrucció de l'adreça 1 si el valor inicial a les adreces 100, 101, 102, i 103 són els que s'indiquen?

0: ADD 103, 101	100: 65535
1: ADD 101, 100	101: 65535
2: CMP 101, 102	102: 0
3: BEQ 1	103: 1

- a. Només dues.                      b. Menys de 0xFFFF.                      c.- Només una.                      d. Més de 100000.                      e. Mai.

15.- El MIPS és un computador

- a. amb un registre específic, el \$0 que es fa servir per fer d'*SP*.
- b. amb un assemblador de dos operands.
- c. amb arquitectura *Load / Store*.
- d. que no existeix i només s'utilitza en docència a través de l'*SPIM* (un simulador).
- e. CISC.

16.- Quina de les següents instruccions o pseudoinstruccions no és correcte ni en assemblador de MIPS ni en *SPIM*?

- a. `add $t0, $3, $9`
- b. `move $10, $10`
- c. `li $29, 10`
- d. `li $sp, 10`
- e. `sw 0($9), $5`

17.- Quina de les següent instruccions utilitza un adreçament relatiu al PC?

- a. `lw $9, 0`
- b. `move $sp, $ra`
- c. `jr $0`
- d. `jr $pc`
- e. `bne $0, $0, 0`

18.- Indica quina de les següents instruccions és una *pseudoinstrucció* que interpreta l'*SPIM*?

- a. `addi $t0, $t0, 0`
- b. `li $sp, 0xF1010001`
- c. `jal main`
- d. `ori $t0, $0, 0`
- e. `bne $0, $0, loop`

19.- Suposant que s'executa el següent fragment de programa des de l'adreça 0x00400000, quantes vegades s'executa la instrucció ***addu \$fp, \$sp, 8***?

```
main: 0x0040 0000: subu $sp, $sp, 8
      sw $fp, 0($sp)
      sw $ra, 4($sp)
      addu $fp, $sp, 8
      la $ra, main
      addu $sp, $sp, 8
      jr $ra
```

- a. Només dues vegades.
- b. Mai.
- c. Només una vegada.
- d. Només *main* vegades.
- e. Més de 0x00400000.

20.- En la següent definició de dades per l'*SPIM*, s'ocupen

```
.data
    .space 10
    .ascii "Hola"
    .asciiz "què tal?"
    .word 0, 81273821
.end
```

- a. 10 paraules.
- b. 10 bytes.
- c. 23 paraules.
- d. 32 bytes.
- e. 14 bits.